



9784526033865



1913054039003

ISBN 4-526-03386-3

C3054 P3900E

定価3900円 (本体3786円)

マイクロ波半導体回路

基礎と展開

小西 良弘 監修
本城 和彦 著

マイクロ波半導体回路 基礎と展開

本城 和彦 著
小西 良弘 監修



日刊工業新聞社

4/18

利得	69
利得・帯域幅積	148
量子井戸 (quantum well)	54
量子化	21

〔数 字〕

1/f 雑音	55, 99, 172
2次元デバイスシミュレーション	11
2次元電子ガス	19
2端子素子	2
2端子対回路	104
2段増幅器の開ループ利得	151
3次元セプトポイント (3rd intercept point) IP3	138
3次相互変調ひずみ (IMD3, 3rd order inter modulation distortion)	62, 136
3端子素子	2
3dB ブランチ型カップラ	141
3dB 利得低下周波数	146, 148
4端子パラメータ	80

〔欧 文〕

A級バイアス	61
A級バイアス点	127
AlGaAs/GaAs HBT	50
AlGaAs/GaAs ヘテロ接合バイポーラトランジスタ	47
AM/AM 変換特性	134
AM/PM 変換特性	134
C級バイアス	61
CML ゲート	201
DX センター	26
ENR (Excess Noise Ratio)	111

ECL ゲート	202
Fukui の式	23
GaAs	7, 24
GaAsFET (Field Effect Transistor)	7
GaAs FET の大信号等価回路モデル	18
Gummel-Poon のモデル	44
HEMT	22
Hooge パラメータ	101
IF 信号成分	200
InAlAs/InGaAs HBT	50
InGaAs	24
InP	25
InP HEMT	25
K フォクタ	85, 87
上谷散乱	54
LOCOS (Local Oxidation of Silicon)	48
MIM (Metal Insulator Metal) キャパシタ	117
MMIC (Monolithic Microwave Integrated Circuits)	3
MOCVD 法	117
MWI (Microwave Wafer Scale Integration)	5
MBE 法	117
NPN 型トランジスタ	31
RF 信号成分	200
RF 信号入力	197
Sパラメータ	80
Si/SiGe HBT	50
Si バイポーラトランジスタ	39
Yパラメータ	16
Γ谷-L谷間の散乱	10

監修者・著者紹介

小西 良弘 (こにし よしひろ) 工学博士 昭和3年9月24日生れ 昭和26年3月 京都大学工学部電気工学科卒業 昭和26年4月 日本放送協会入所 昭和37年3月 米国ブルックリン工科大学マイクロ波研究所客員 研究員 昭和50年7月 日本放送協会総合技術研究所主任研究員 (局長級) 昭和58年11月 ユニデンサテライトテクノロジー(株)取締役社長 昭和59年3月 ユニデン(株)取締役副社長 現在に至る	本城 和彦 (ほんじょう かずひこ) 工学博士 昭和28年10月28日生れ 昭和51年3月 東京工業大学大学院修士課程修了 昭和51年4月 日本電気(株)入社 昭和62年7月 同社マイクロエレクトロニクス研究所研究課長 平成5年7月 同社マイクロエレクトロニクス研究所超高速デバイス研究部担当部長 現在に至る
--	---

Microwave Semiconductor Circuit

マイクロ波半導体回路—基礎と展開— Basis and Application —
NDC 549.8

1993年9月24日 初版1刷発行

定価はカバーに準
示してあります。

監修者	小西 良弘	弘彦生社
◎著者	本城 和敏	
発行所	藤吉工業刊	
発行人	日刊工業新聞	
東京都千代田区九段北一丁目8番10号		
(郵便番号 102)		
電話 編集部 東京 (3222) 090~7092		
販売部 東京 (3222) 131・7084		
振替口座	東京 9-186078	

製 作	日刊工業出版プロダクション
印刷所	美研ブリテンディング 株式会社
製 本	製 本 株式会社

商丁・乱丁本はお取替えいたします。
1993 Printed in Japan

ISBN 4-526-03386-3

7/15

集中定数回路	分布定数回路

図 5.15 伝送線路 (分布定数回路) の集中定数近似

実現される。実際には T_{11} , T_{22} および C は損失を含んでいるため、この損失分だけ増幅器の雑音指数は NF_{\min} より悪くなる。通常この損失はモノリシックマイクロ波集積回路 (MMIC) 構成の場合、12 GHz において 0.5 dB 程度ある。このため NF_{\min} が 0.5 dB でも、増幅器の雑音指数は 1.0 dB 程度となる。入力回路の低損失化は低雑音増幅にとっての重要な課題である。

初段トランジスタの出力側、ならびに後段トランジスタの入出力側は共役インピーダンス整合され、電力利得が大きく取れるように設計される。このインピーダンス整合の方法については、すでに第4章で詳しく述べたので省略する。なお、後段のトランジスタのゲートバイアス電圧 V_{g2} は、10 kΩ 程度の高抵抗 R_{gg} を介して給電されている。電界効果トランジスタの場合、ゲートバイアス電流は流れないので、このような方法により主伝送線路に大きな影響を与えないで給電ができる。ただし初段トランジスタに対しては、多少なりとも損失にかかわるような回路は、雑音指数劣化につながるもので用いない。

このような回路は、単体トランジスタと個別部品を用いて組み上げることもできるが、周波数が高くなると部品の取付け位置の誤差が、マイクロ波特性の大きなバラツキを生じさせ、製造歩留りを落とす。そこで図 5.16 に示すモノリシックマイクロ波集積回路 (MMIC; Monolithic Microwave Integrated Cir-

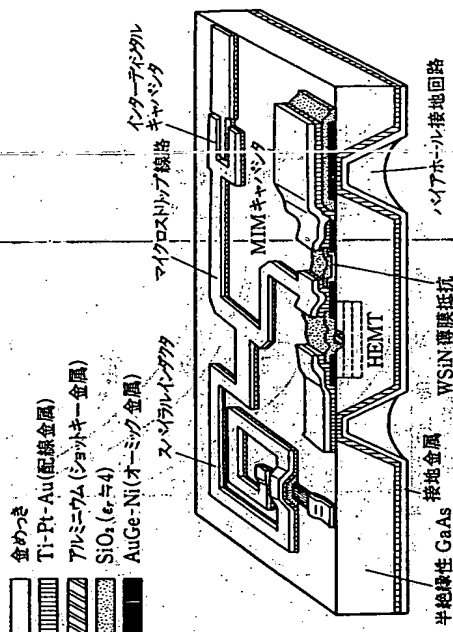


図 5.16 モノリシックマイクロ波集積回路 (MMIC) の構成

cuit) 構成が用いられる。MMIC は、GaAs のバンドギャップが広く (1.43 eV)、常温においても真性 GaAs の電気伝導度が低いので、半絶縁性 GaAs 基板が得られるという事を利用し、GaAs 基板上にトランジスタ、ダイオードの能動素子や、スパイラルインダクタ、インターディジタルキャパシタ、MIM (Metal Insulator Metal) キャパシタ、伝送線路、薄膜抵抗などの受動素子を集積化構成するものである。トランジスタを GaAs 上に部分的に構成するには、ウェハ全面にトランジスタの能動層 (たとえば n^+ -GaAs/ n -AlGaAs/高純度 GaAs) を MBE 法、あるいは MOCVD 法で形成したのちに、トランジスタ以外の部分にボロン (B)、酸素 (O) などを選択的にイオン注入し、電気的に絶縁化する方法が一般に用いられる。トランジスタとして GaAs FET を用いる場合には、トランジスタ部分だけに選択的にシリコン (Si) など n 型不純物をイオン注入したのちに、活性化のための熱処理をして、部分的にトランジスタ動作層を実現することでもできる。また図 5.16 中には示されていないが、 n 型不純物をイオン注入した層を抵抗体として用いることもできる。MMIC 上の接地を必要とする部分は、貫通孔 (パイアホール) により接地される。

低雑音増幅器の雑音指数は (dB) で通常表現されるが、雑音指数が 1 dB 以下と低くなると、雑音指数の改善の度合が表現されにくくなる。そこで雑音温度 T_n (noise temperature) という尺度が用いられる。雑音指数は

5/15

Translation

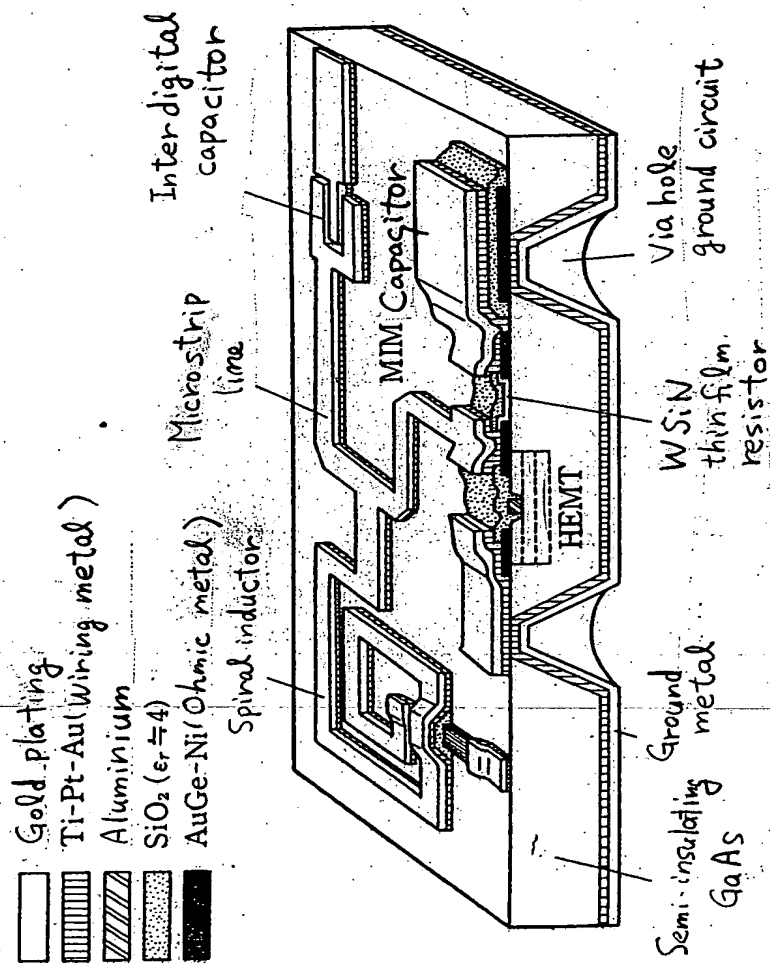


Fig.5.16 Structure of Monolithic Microwave Integrated Circuit (MMIC)